

科学哲学科学史特殊講義（京都大学）

補足資料1：デジタルコンピュータ の原理

鈴木貴之

（東京大学大学院総合文化研究科）

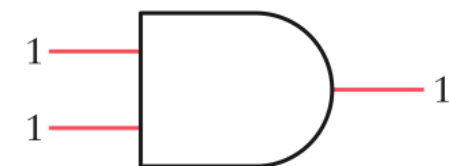
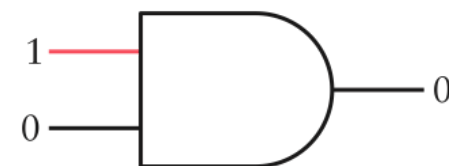
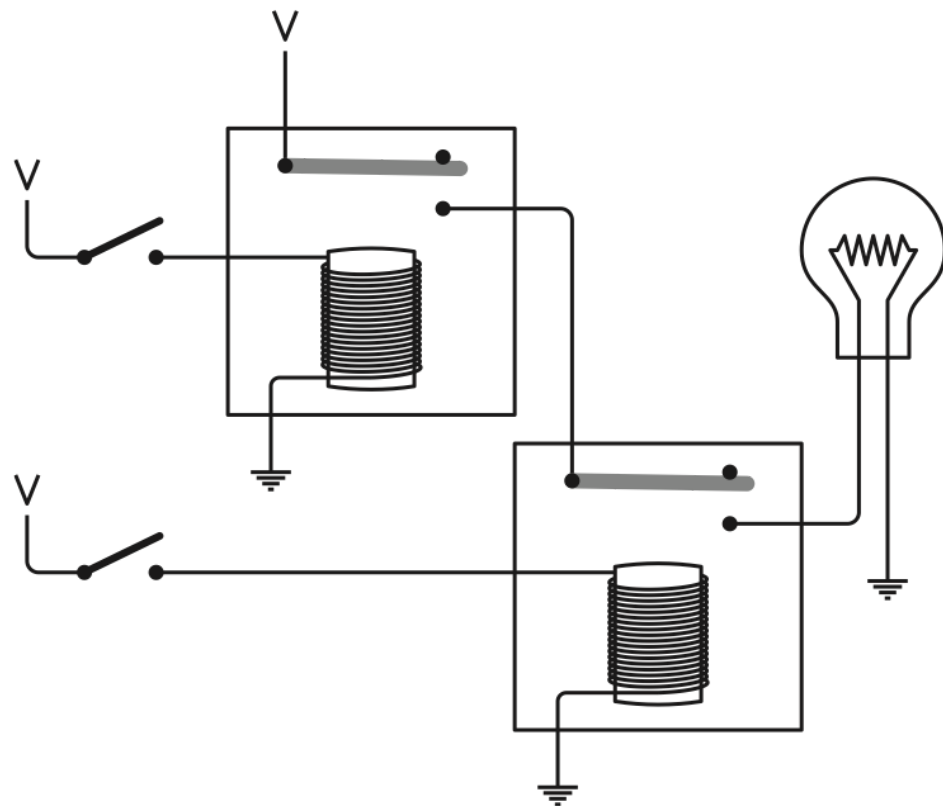
tkykszk@g.ecc.u-tokyo.ac.jp

1 電気回路からコンピュータへ

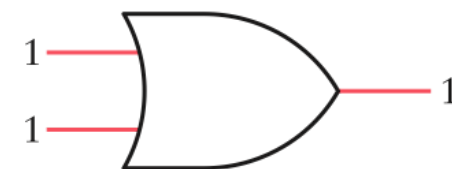
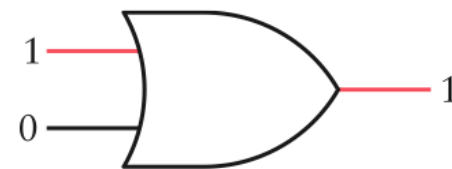
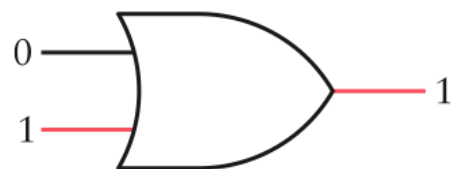
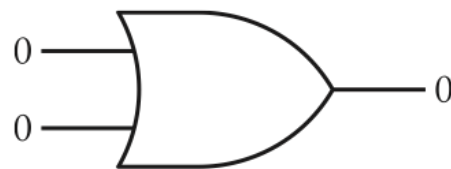
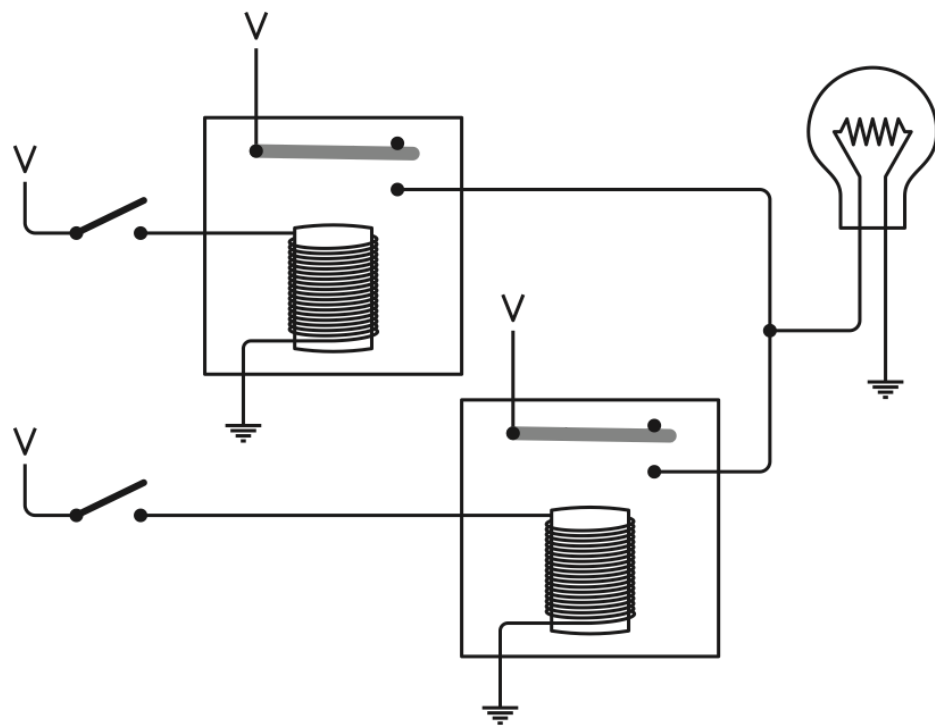
ボトムアップの構成過程：

- 二進数による数の表現
- 電気回路によってブール代数の計算が実装可能

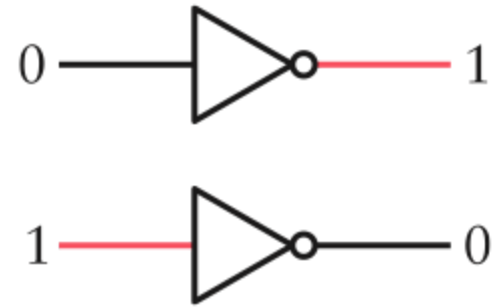
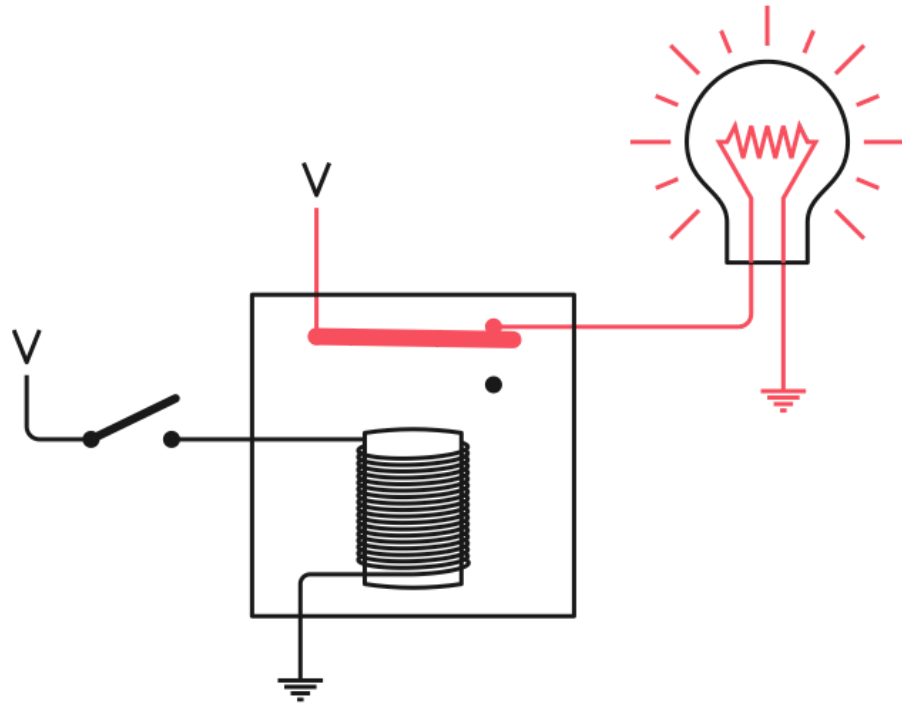
AND回路とANDゲート



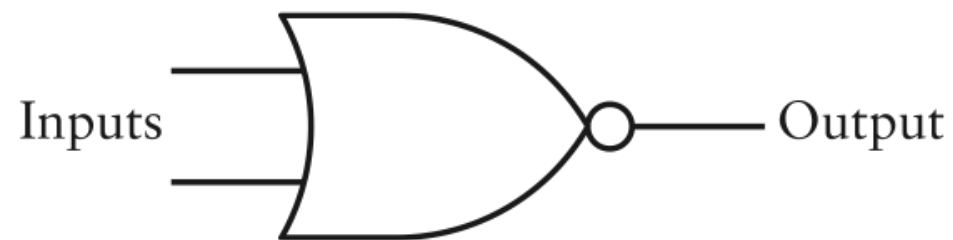
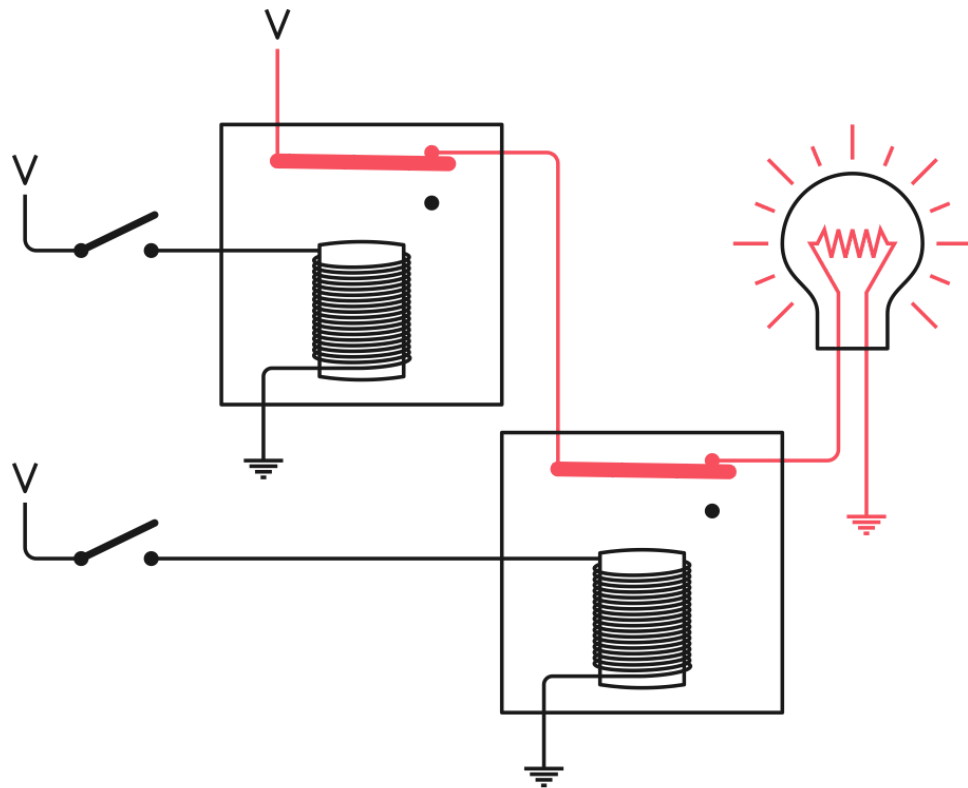
OR回路とORゲート



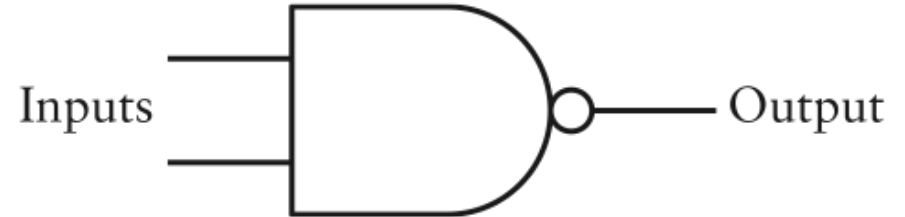
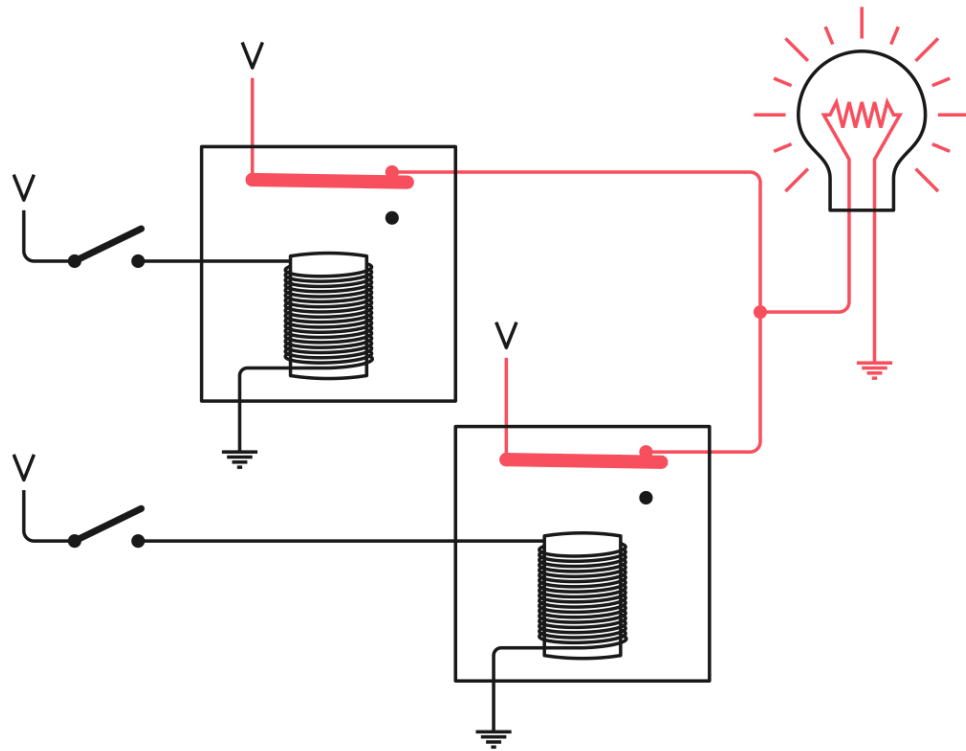
NOT回路とNOTゲート



NOR回路とNORゲート

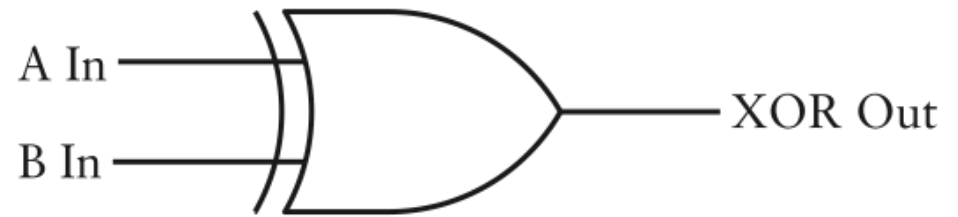
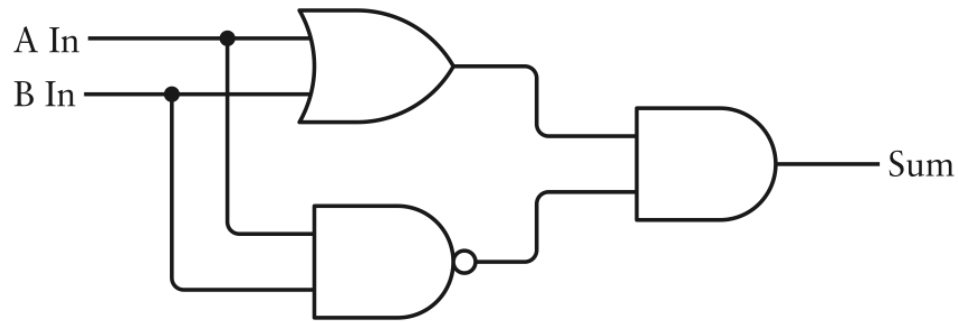


NAND回路とNANDゲート



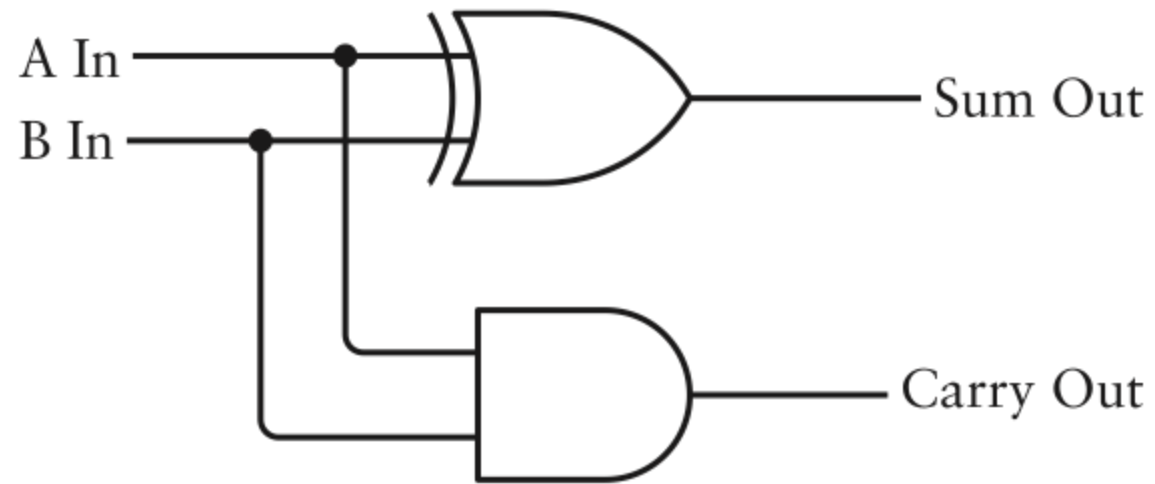
XORゲート

(ORゲート、NANDゲート、ANDゲートから構成可能)

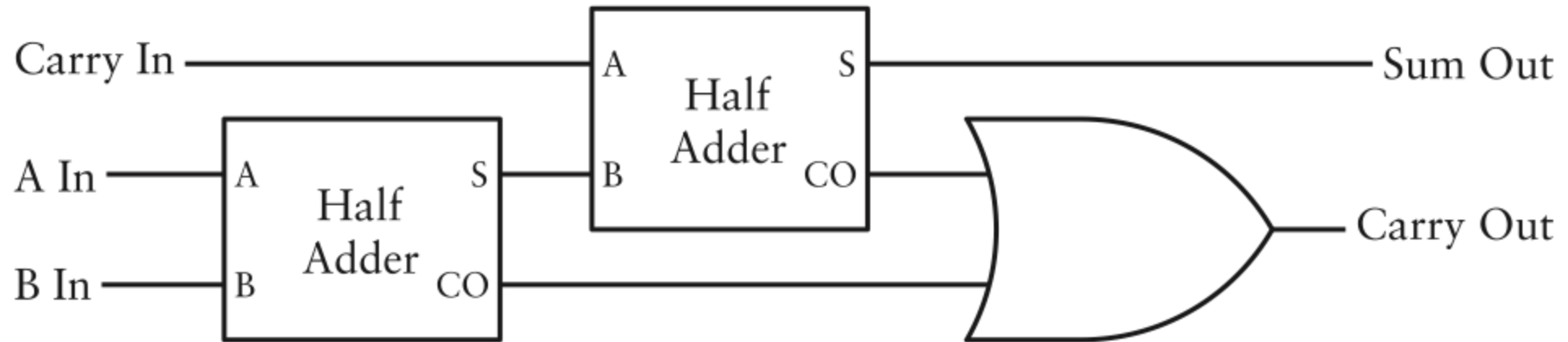


- AND回路とXOR回路を用いて（二進数の）半加算器が構成可能。
- 半加算器を用いて全加算機が構成可能。
- 全加算機を用いて任意の桁の加算機が構成可能。

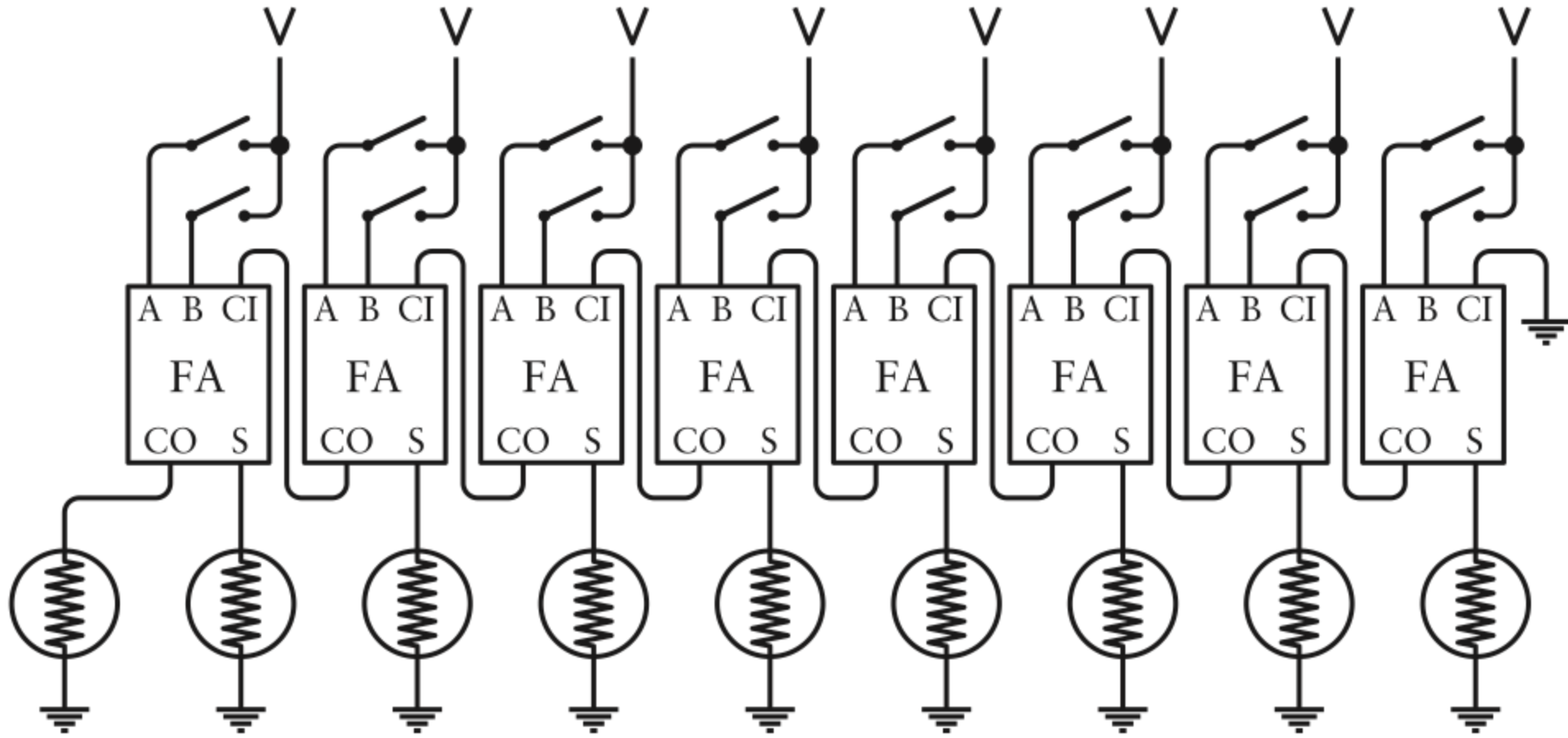
半加算器



全加算器

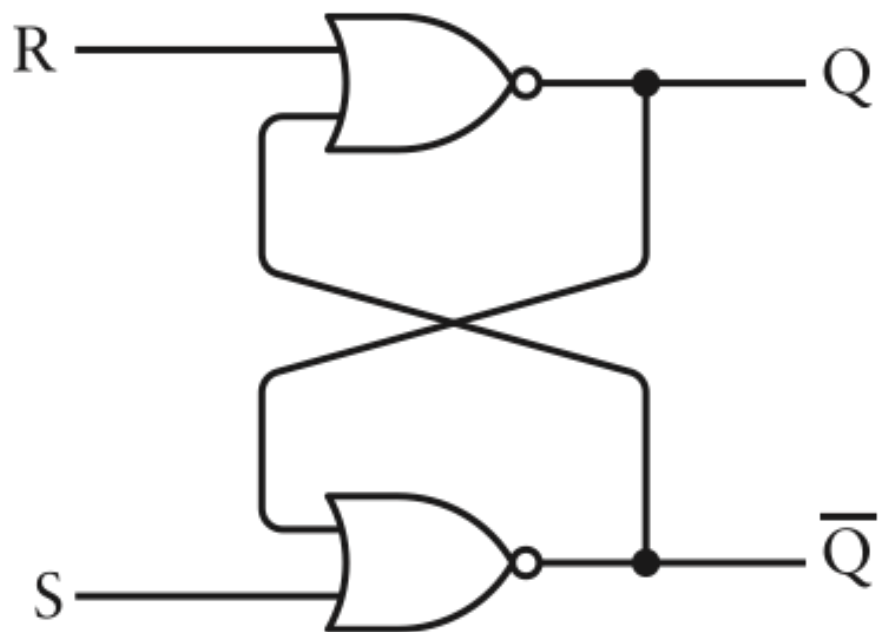


8桁の加算器



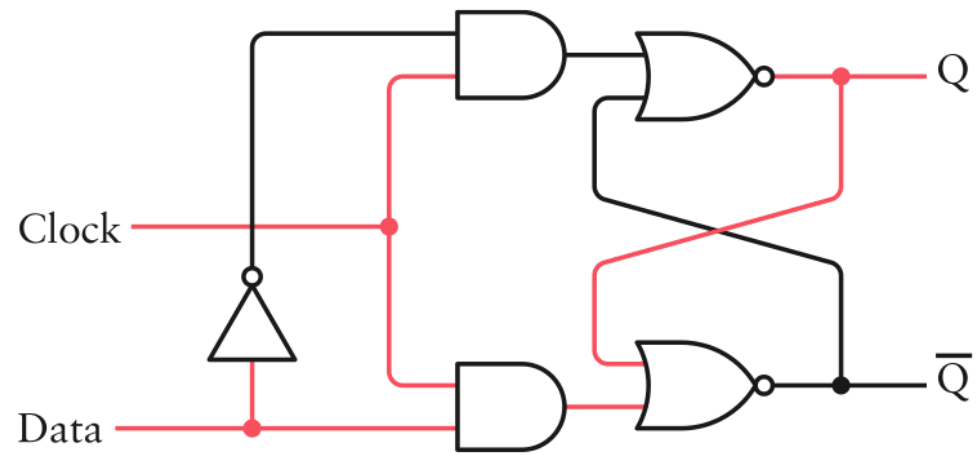
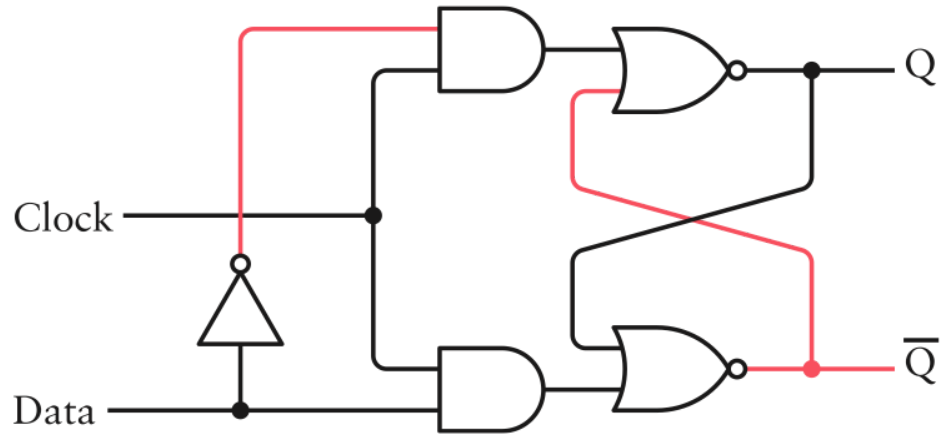
- 2つのNORゲートを用いてフリップフロップが構成可能。
- フリップフロップ、ANDゲート、NOTゲートからラッチ（メモリ）が構成可能。
- フリップフロップを組み合わせてクロックが構成可能。

フリップフロップ

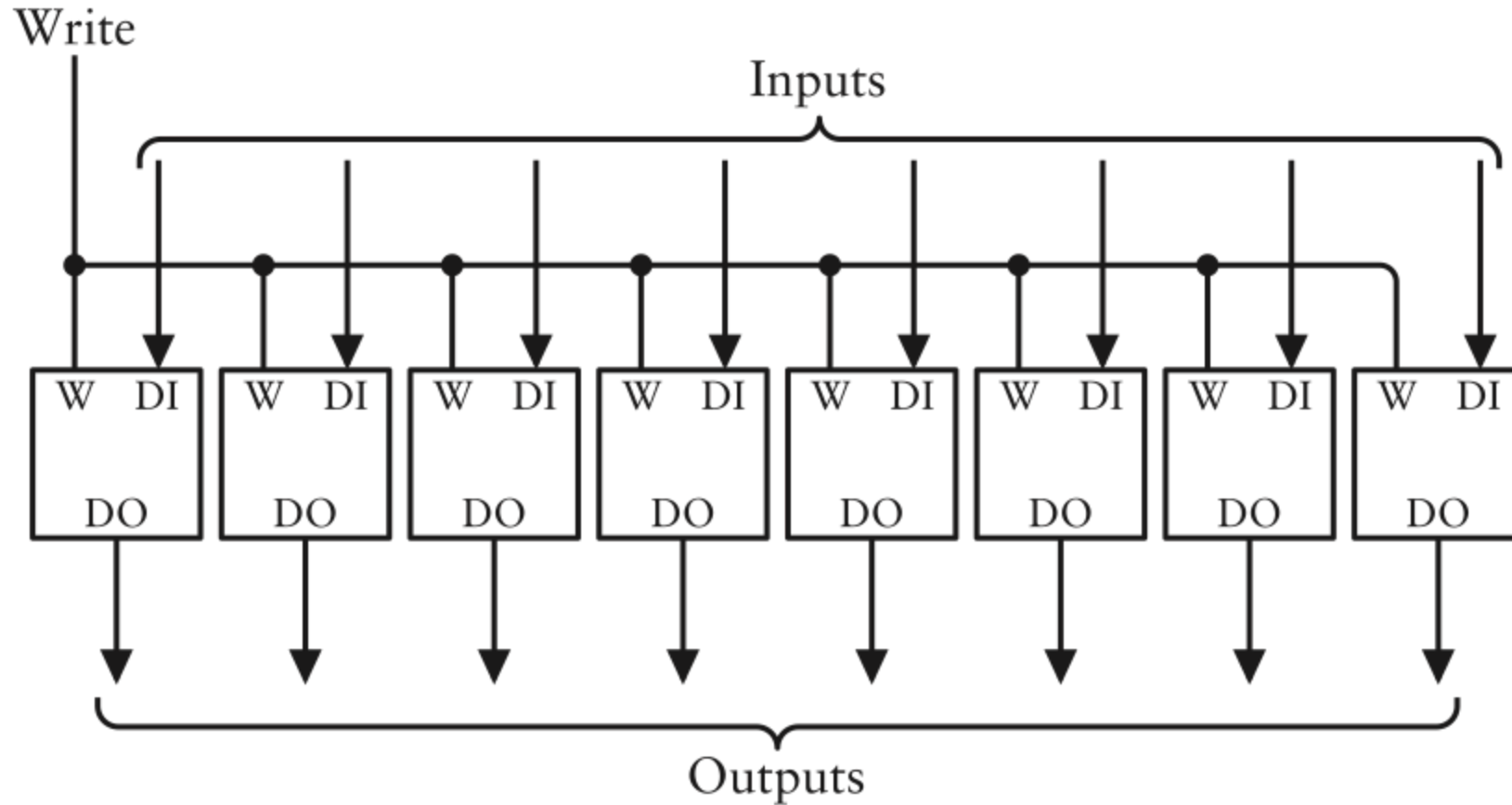


Inputs		Outputs	
S	R	Q	\bar{Q}
1	0	1	0
0	1	0	1
0	0	Q	\bar{Q}
1	1	Disallowed	

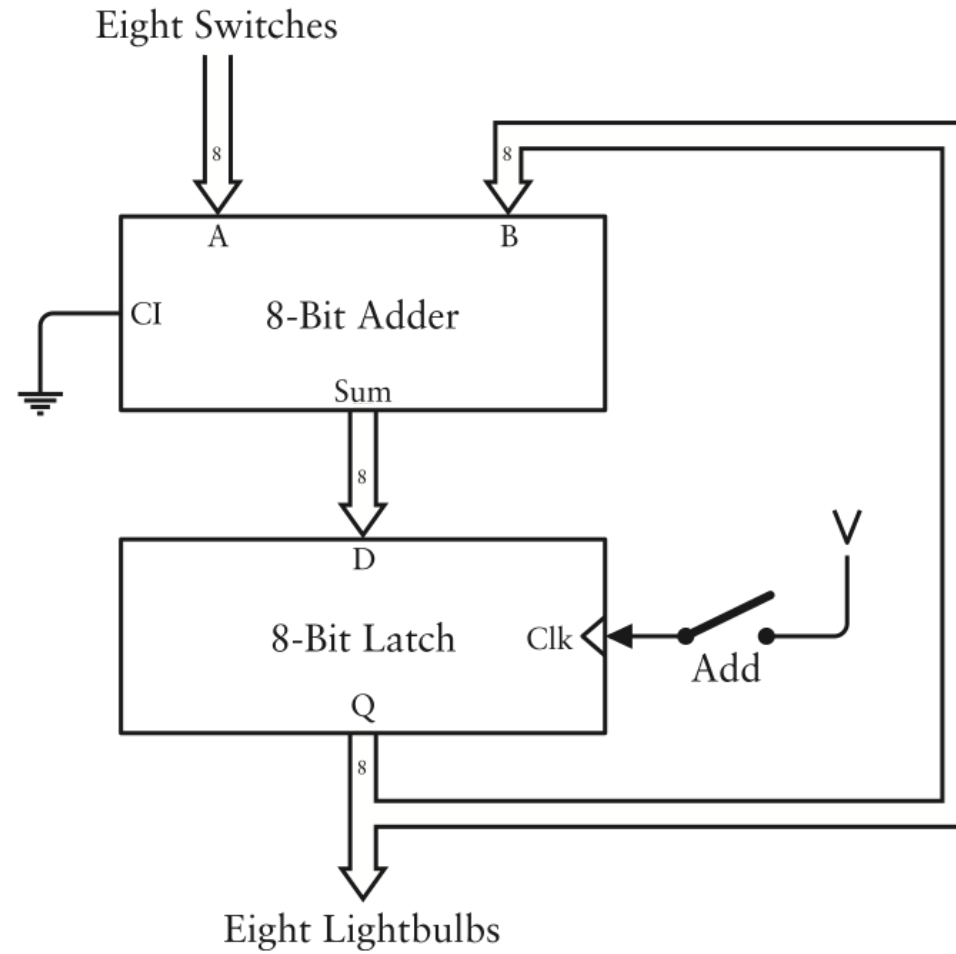
ラッチ



8ビットのラッチ（メモリ）



8桁の累積加算器



- 二進数の表現を工夫することで減算も可能。
- 累積加算器を用いて乗算や除算も可能。
- データを二進数で表現することで、さまざまな情報処理が可能。

含意：

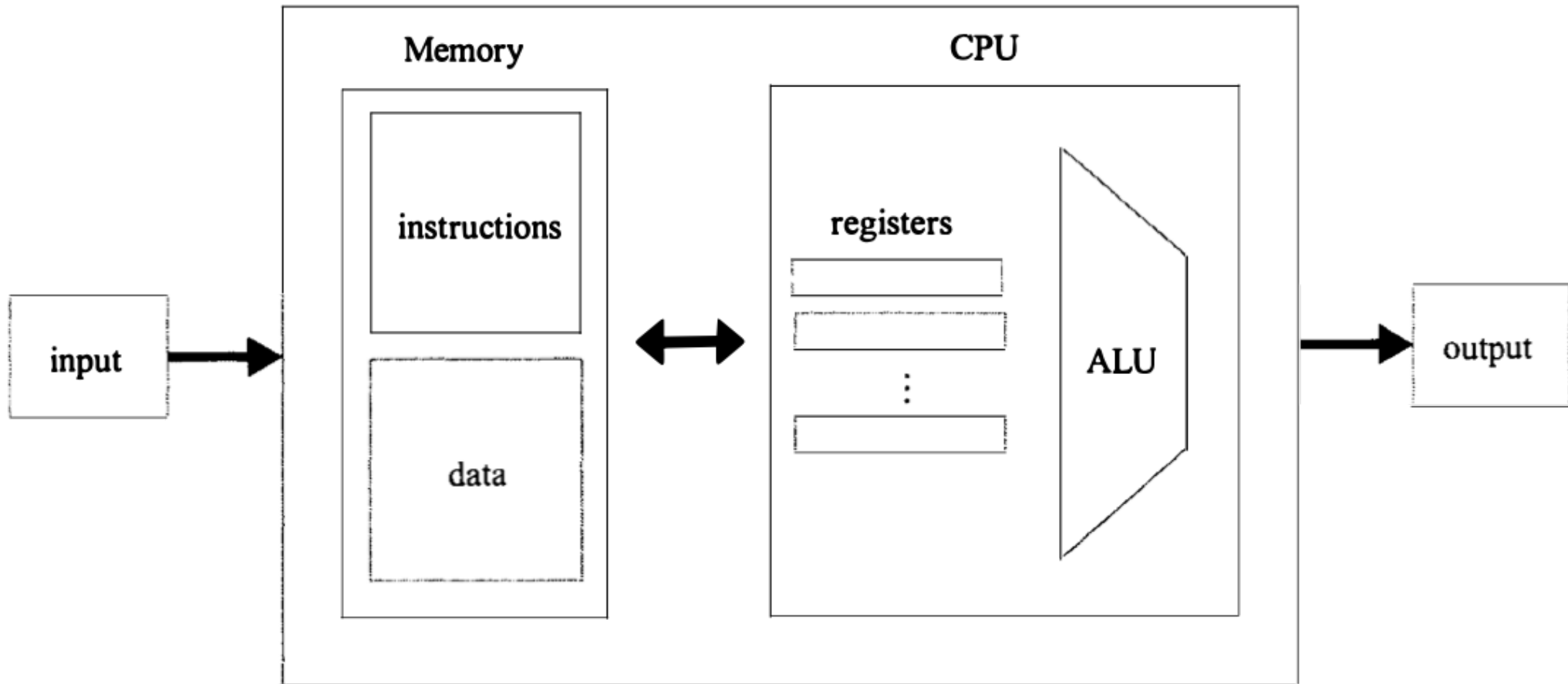
- ブール代数の論理演算は電気回路で実行可能。
- したがって、ある知的過程を二進数で表現された情報の論理演算として分析できれば、その過程はデジタル・コンピュータで実行可能。

2 デジタル・コンピュータの基本構造

コンピュータの基本的な構成要素：

- メモリ（命令、データ）
- CPU（算術演算ユニット、レジスタ、制御ユニット）
- 入力装置、出力装置

フォン・ノイマン型コンピュータの基本構成



特徴：

- 命令は、「操作コード+データのアドレス指定」の二進数表現からなる。
- 現在のコンピュータはプログラム内蔵式。
- サブルーチンを利用することで、複雑なプログラムの作成が可能。

プログラムの階層：

- 知的過程
- アルゴリズム
- 高水準言語によるプログラム
- コンパイラ
- アセンブリ言語によるプログラム
- アセンブラ
- 機械語プログラム
- 物理的実装

まとめ：

- ブール代数の論理演算は電気回路によって実装可能。
- ブール代数の論理演算を組み合わせることでより複雑な演算が可能。
- ある演算が物理的に実装可能であることがひとたび示されれば、その後はその演算をブラックボックスとして扱うことが可能。
- ブラックボックス化した演算を繰り返し組み合わせることで、複雑な演算が可能。